
REPORTE

Introducción al Jitter

*Por Wolfgang Damm,
Director de Manejo de Producto, Wireless Telecom Group*

Resumen: *Los sistemas de datos seriales juegan un creciente rol importante donde quiera que se procesan o transportan grandes volúmenes de información. El Jitter es una gran preocupación para los ingenieros que desarrollan componentes de alta velocidad tales como transmisores, receptores y canales de datos. Los sistemas de comunicación seriales de alta velocidad requieren operar bajo márgenes muy ajustados; con la provisión de datos extremadamente veloces y baja probabilidad de errores. El reto de los diseñadores es crear sistemas de alta velocidad a costos muy bajos de manera que los productos puedan ser competitivos en el mercado.*

La discusión completa del jitter excedería los alcances de este trabajo. En lugar de ello, proporcionará una introducción general al jitter, causa y métodos de medición del jitter, específicamente la tasa de error y el diagrama ocular. Hablará también de ejemplos de estándares relacionados a la medición de tolerancia al jitter para componentes seriales de alta velocidad y dará una mirada cercana a la configuración de prueba para el receptor expreso PCI serial de alta velocidad.

Qué es Jitter?

“Jitter” es un término utilizado en el dominio digital, aún si sus causas y efectos resultantes sean muy parecidos a los de naturaleza análoga. La información binaria es transmitida como bits en un flujo de datos de unos y ceros aleatorios. De manera ideal estos bits estarán estrictamente a disposición en un cierto momento y estarán presentes exactamente para un periodo predeterminado. Más aún, tendrán niveles altos y bajos uniformes. Desafortunadamente, el mundo real está muy lejos de ser ideal. Los diseñadores tienen que batallar contra una variedad de factores influyentes y la calidad de la señal de datos transmitidos que son una fuente de jitter. Comúnmente el Jitter es reconocido como una cantidad de alta frecuencia. El comportamiento del jitter a frecuencias por debajo de 10 Hz es llamado “wander” y “drift” aún a frecuencia más bajas.

A pesar de ser una preocupación en sistemas síncronos de gran escala, el wander y el drift son irrelevantes en sistemas síncronos ya que son fácilmente rastreados por las unidades de recuperación de información de reloj. Los sistemas asíncronos utilizan relojes de referencia independientes para los transmisores y los receptores. La frecuencia de reloj necesaria en el receptor serial es extraída del flujo de datos entrante, donde las transiciones de bit son utilizadas para sincronizar el oscilador controlado por voltaje (VCO) por medio del lazo de enganche de fase de la unidad de recuperación de información del reloj (CDR).

Jitter de Fase & Amplitud

Las variaciones del tiempo relativas al tiempo de transición ideal son llamadas jitter de fase (Fig. 1 arriba). Las variaciones de nivel de señal también ocurren en sistemas digitales; son llamadas jitter de amplitud (Fig. 1 abajo). Debido a los tiempos finitos de transición de la señal, las variaciones del nivel de estado tienen un impacto en la determinación del estado binario de los sistemas. Dependiendo de su nivel de origen justo antes de la transición, la pendiente de la señal alcanza el umbral determinando tarde o temprano el real estado del bit. Esto nuevamente tiene un efecto en el perio-

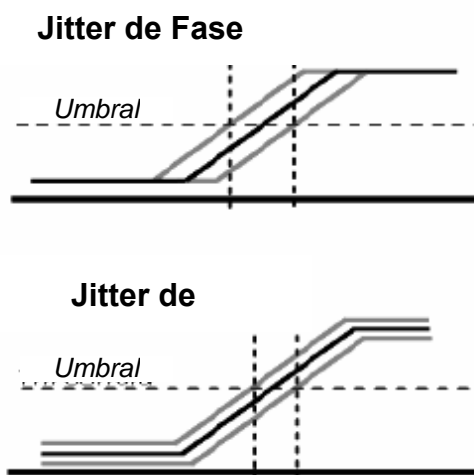


Figura 1. El jitter de fase y amplitud influye en sistemas digitales puede ocasionar errores de bit.

do de decisión de "1" ó "0" disponible en el sistema. Dado que siempre es dependiente del estándar tecnológico, no existe una definición universal del jitter. La Unión Internacional de Telecomunicaciones (ITU-I) define el Jitter como:

La variación en cortos periodos de los instantes significantes de una señal digital de su posición ideal en el tiempo.

El Jitter puede ser limitado o no limitado. El primero está relacionado con la frecuencia y magnitud de los eventos del sistema; por lo tanto, el jitter limitado es determinístico. Esto significa que al deshabilitarse la fuente se detendrá el jitter limitado también. El jitter limitado siempre tiene una magnitud limitada. La Interferencia Entre Símbolos (IES) es un ejemplo: las transiciones de señal originan interferencia en los canales vecinos, pero si las líneas de datos del origen están inactivas no ocurrirá interferencia alguna. Debido a la energía finita de los eventos del origen, el jitter resultante es también finito y siempre es atenuado. El jitter no limitado no depende de los eventos. Puede ser causado por los componentes del sistema o influencias externas. El principal es el Jitter

Aleatorio (JA), el cual es causado por el ruido blanco común en todos los componentes activos y pasivos. Los amplificadores y conductores de línea multiplican la energía del ruido. Por su naturaleza, la distribución de energía del ruido blanco es Gaussiana, por lo tanto JA puede describirse por su función de densidad de probabilidad:

$$\text{FDP}_{JA}(x) = \frac{1}{\sigma \sqrt{2\pi}} \exp \left(- \frac{(x - \mu)^2}{2 \sigma^2} \right)$$

Ecuación 1

Donde x es la variable independiente y σ (sigma) el valor cuadrático medio y μ (mu) la media de distribución. El Jitter se define como una desviación del estado ideal, lo que significa que tiene variaciones positivas y negativas relativas a su estado ideal. Por ello, en el análisis de jitter, μ siempre es 0 y puede omitirse. La Ecuación 1 indica que independientemente de cuan largo pueda ser x , la probabilidad de que un jitter causante de eventos puede ser muy pequeña, pero nunca alcanzará el eje x . Debido a su amplio espectro de frecuencias el ruido blanco es muy difícil de suprimir o atenuar sin impacto sobre la señal real.

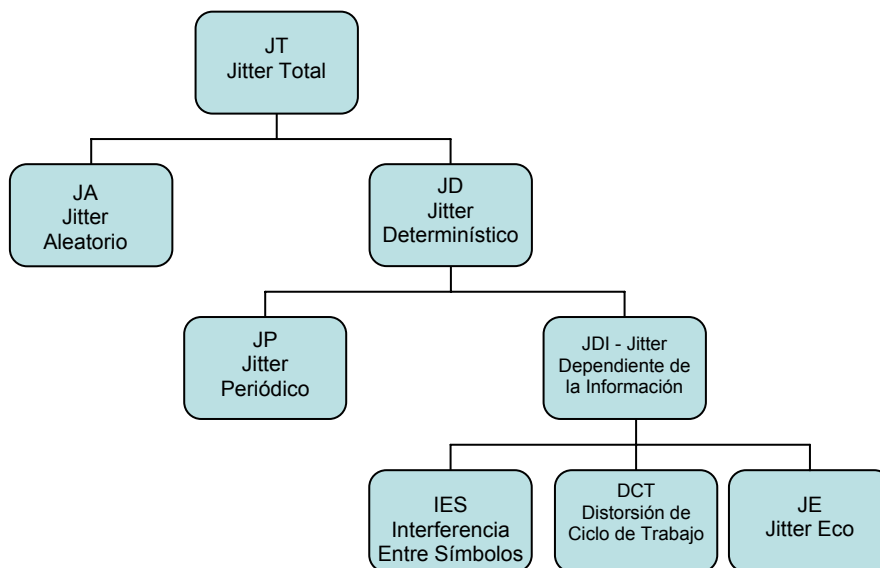


Figura 2. El árbol de jitter muestra los tipos de jitter que pueden influir en sistemas de datos de alta velocidad.

El Jitter del sistema es causado por una variedad de fuentes, y puede ser aleatorio o determinístico. Este último significa que sus causas están estrechamente ligadas a los eventos del sistema. Como se describió anteriormente, tales causas pueden ser por ejemplo interferencia con canales vecinos durante transiciones de nivel o pulsos de conmutación insuficientemente filtrados llevados sobre una fuente de alimentación conmutada en una red de corriente continua. La Tabla 1 proporciona una completa descripción de las causas de jitter.

Término de Jitter	Descripción
TJ Jitter Total	La suma (o convolución) del jitter determinístico y el aleatorio. El jitter total es el valor pico a pico obtenido. $JT = JD + n \times JA$ donde n = número de desviaciones estándar correspondientes al BER requerido.
JA Jitter Aleatorio	La fuente principal el ruido (blanco) Gaussiano dentro de los componentes del sistema. Interactúa con la velocidad muerta de las señales y produce errores de temporización en los puntos de conmutación.
JD Jitter Determinístico	Jitter con función de densidad de probabilidad no Gaussiana. Está siempre limitada en amplitud y con causas específicas. Las fuentes son imperfecciones de los dispositivos, crosstalk, IEM, problemas de aterramiento.
JP Jitter Periódico	También llamado Jitter Senoidal debido a su forma senoidal. La fuente es generalmente señales en forma de interferencia relacionadas con el patrón de datos, variaciones de aterramiento o variaciones en la fuente de alimentación.
JDI Jitter Dependiente de la Información	Consiste en la Interferencia Entre Símbolos (IES), Distorsión del Ciclo de Trabajo (DCT), y el Jitter Eco (JEC). Los errores de tiempo varían con el patrón de datos. La fuente primaria son los componentes y las limitaciones del ancho de banda. Las señales de alta frecuencia tienen menor tiempo para establecerse que las señales de más bajas frecuencias. Esto lleva a cambios en las condiciones iniciales para transiciones a diferentes frecuencias y produce errores de temporización dependientes del patrón de datos aplicado.
IES Interferencia Entre Símbolos	La Interferencia Entre Símbolos es la forma más común de JDI. Es causada generalmente por limitaciones del ancho de banda en las líneas de transmisión. Afecta a bits individuales rodeados por bits del estado opuesto.
DCT Distorsión de Ciclo de Trabajo	El Jitter por Distorsión del Ciclo de Trabajo es causado cuando ciertos estados de bit tienen diferente duración. "1" siempre es más largo que "0" o viceversa. Causado por la configuración del bias, e insuficiente alimentación continua de un componente.
JEC Jitter Eco	El Jitter Eco es causado por incompatibilidad entre el componente y la línea, depende del patrón de datos. La longitud de línea influye también en la magnitud del JEC.

Tabla 1. Tipos de Jitter que pueden influir en los sistemas de datos seriales.

Medición de Jitter: Diagrama de Ojo & BER

Cómo medir los flujos de datos de alta velocidad y analizar la integridad de los flujos de datos transmitidos o recibidos? La manera común de llevar a cabo esta medición es determinando la tasa de error de bit (BER). Un flujo de bits (pseudo-) aleatorio es inyectado en el dispositivo bajo prueba (DBP). La salida del DBP es comparada con el patrón de datos conocido y se cuentan los posibles errores de bit:

$$BER = N_{Err} / N_{Bits}$$

Ecuación 2

donde BER es la tasa de error de bit medida, N_{Err} el número de bits errados y N_{bits} el número total de bits comparados. Esto requiere de un equipo de medición muy sofisticado que permita la comparación de la amplitud y tiempo de transición de cada bit y ofrezca una capacidad de ajuste del retardo de la

propagación de la señal vinculado al DBP. La condición ideal se usa como referencia para medidas de jitter y se llama intervalo unidad (IU):

1 IU = periodo de tiempo de 1 símbolo

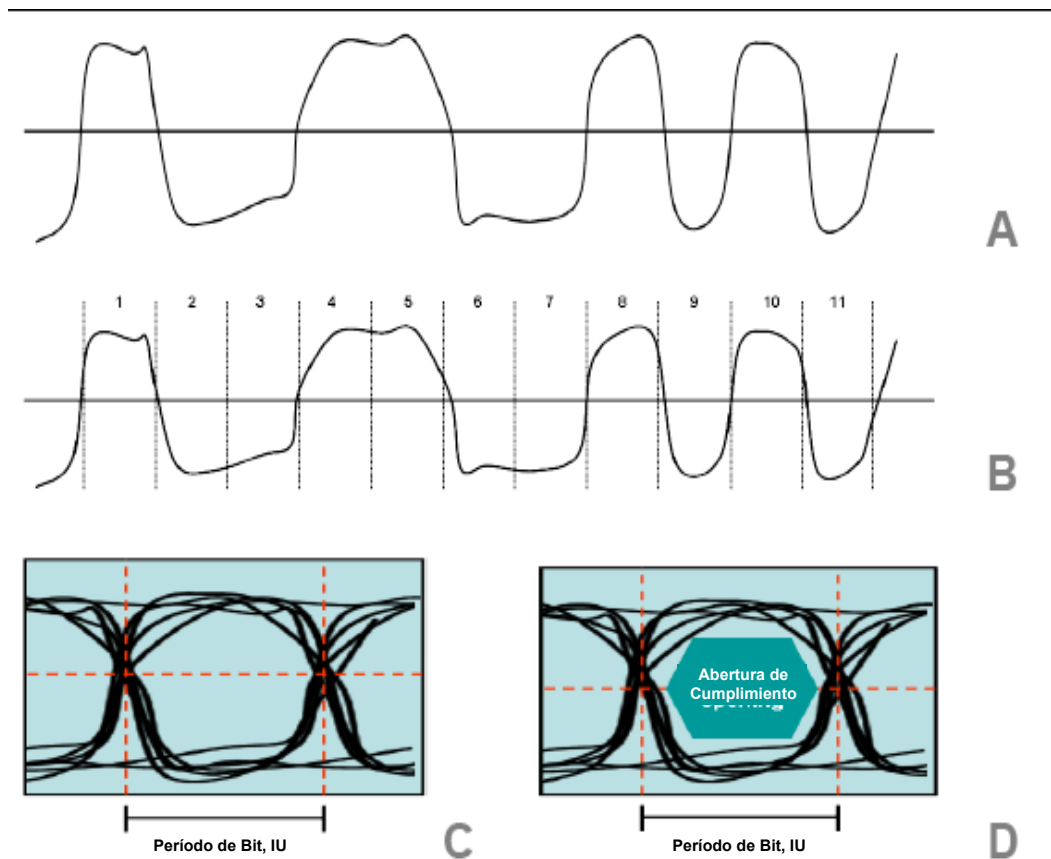


Figura 3. El diagrama de ojo presenta el comportamiento de flujos muy largos de datos en una ventana de 2IU. El flujo de datos completo está envuelto dentro de la ventana. El diagrama de ojo permite la determinación del cumplimiento de una señal con los requerimientos definidos por el estándar tecnológico. El eje X en los diagramas de ojo C y D está ensanchado en un factor de 2.5 para una mejor resolución.

El tiempo de transición y la amplitud (diferencial) influyen en el resultado de las mediciones y determinana el valor binario de un bit en particular. Instrumentos de prueba de BER especiales u osciloscopios representan el flujo total de datos a través de un diagrama de ojo. Todos los bits medidos son mostrados al mismo tiempo. Mientras la tecnología de medición debe ser sofisticada debido a las altas velocidades de los datos y niveles de señal relativamente bajos, el principio de creación de un diagrama de ojo es muy simple (Fig. 3). En nuestro ejemplo, un flujo de datos (A) es cortado en incrementos iguales: I_1 a I_{11} (B), cada uno del tamaño de un periodo de bit, lo que por definición significa 1 IU. Para permitir un análisis detallado de las partes más importantes de la señal – las transiciones – en incrementos de 2IU; se graban periodos de 0.5 IU para pre-transición, de 1IU para muestra de bit y de 0.5 IU para post-transición y se superponen en una ventana de 2IU de ancho. El resultado es el diagrama de ojo que se muestra en (Fig. 3 C).

La forma ideal de un bit de datos encajaría exactamente en un intervalo de unidad (IU), tanto en amplitud como en tiempo. Más aún, en condiciones ideales el margen de tolerancia será cerca de 1 IU (-0.5 IU a +0.5 IU en relación al centro del bit), para reconocer apropiadamente los estados de la señal. La influencia acu-

	Cumplimiento para Abertura Ocular	Rango de Amplitud Dinámico	JP	JA	IES
PCIe 2.0	0.4 IU	0.6 IU	SI	0.16 IU	SI
10 GbE	0.7 IU	NO	0.05 a 0.15 IU	NO	0.25 IU
Sata II	0.35 IU	NO	0.35IU	0.3 IU	

Tabla 2. Ejemplo de requerimientos para la medición para PCIe 2.0, 10 GBE, y SATA II

mulada de las fuentes de jitter alteran la amplitud y tiempo de transición de la señal, lo cual reduce significativamente el margen de tolerancia. La abertura de cumplimiento como se muestra en la Fig. 3 D indica con exactitud los niveles y transiciones de señal permitidos de variar del estado ideal antes de causar un bit errado. Los es -

tándares tecnológicos proporcionan descripciones exactas de configuraciones de prueba y márgenes necesarios para una decisión significativa de Pasa/No Pasa. La Tabla 2 muestra un ejemplo de estos requerimientos para PCIe 2.0, 10Gb Ethernet y SATA II. Algunos formatos permiten márgenes de más del 50% mientras que otros son mucho más estrictos. El lector puede consultar los estándares tecnológicos actuales para información más extensa. La Figura 4 muestra la configuración de prueba simplificada para el cumplimiento de jitter para PCIe 2.0 de un receptor serial (DBP). El propósito de esta configuración es exponer el DBP a las condiciones de señal definidas por el estándar. Una vez que el DBP pasa la prueba de cumplimiento, se podrá asegurar que el hardware trabajará sin problemas junto con componentes que también hayan pasado la prueba. Un generador de patrones proporciona un flujo conocido de datos al DBP.

Para sistemas síncronos, tanto el DBP como el generador de patrones son sincronizados con el mismo reloj de precisión. Los datos del DBP son comparados con el generador de patrones para un análisis de BER. La compresión del DBP se consigue con la variación de la amplitud de la señal, a través de diferentes patrones de datos y generando diferentes velocidades de datos, como puede verse en la parte inferior del generador de patrones. El flujo de datos original adicionalmente es modulado de diferentes maneras. Un generador de señal variable con un rango de 1.5 a 100 MHz genera condiciones de JP, otro generador, fijo a 33kHz, sirve como simulación de reloj de espectro expandido. El tiempo de transición de la señal por medio de un generador de fase y un generador de ruido blanco Gaussiano que inyecta JA con distribución espectral. Finalmente se genera IES por medio de líneas especiales de crosstalk a la salida del generador de patrones.

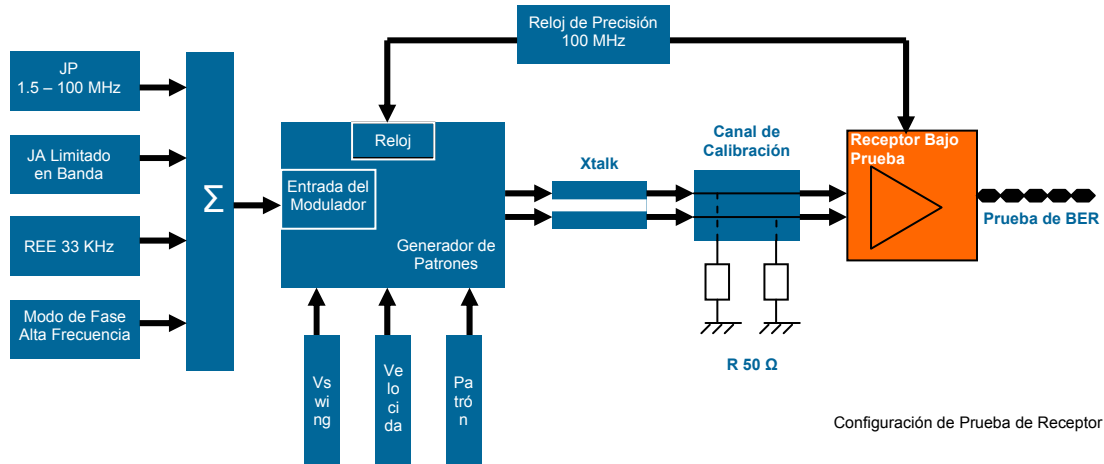


Figure 4. Configuración de prueba de Jitter (simplificada) para pruebas de cumplimiento PCIe 2.0

Conclusión

Este documento ha presentado la introducción a diferentes tipos de jitter: jitter aleatorio (JA), jitter determinístico (JD) y las subclases más importantes de jitter determinístico. También trató sobre la influencia del jitter en la integridad de la señal en sistemas seriales de datos de alta velocidad y los métodos de medición (BER, diagrama de ojo).